

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-313751

(43)Date of publication of application : 26.11.1993

(51)Int.Cl. G05D 3/12  
G05B 13/02  
G11B 21/10

(21)Application number : 04-113866

(71)Applicant : FUJITSU LTD

(22)Date of filing : 07.05.1992

(72)Inventor : SATO, ATSUSHI

## (54) NOTCH FILTER CONSTANT SETTING METHOD

### (57)Abstract:

PURPOSE: To automatically set the constant of a notch filter with respect to a head positioning control circuit.

CONSTITUTION: This head positioning control circuit is provided with a position signal generating means 5 which generates the position signal of a head 4, a control means 1 which detects the position error of the head 4

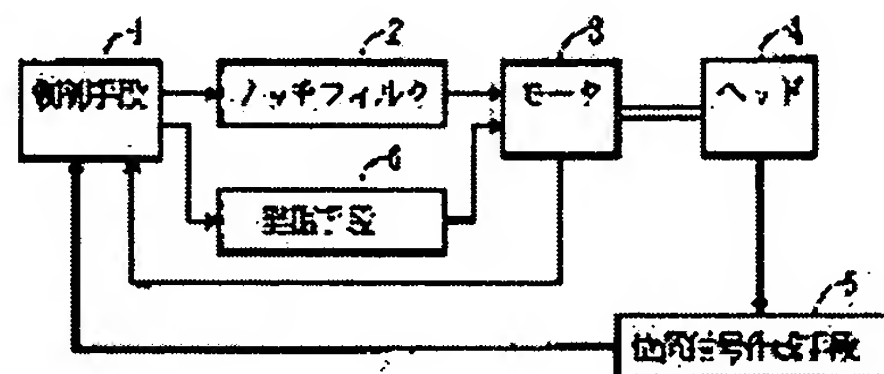
and controls the current supplied to a motor for movement of the head 4 through a notch filter 2, and an oscillating means 6 which superposes an AC signal in a

prescribed frequency range on the current supplied to the motor 3 from the control means 1 to send this AC signal. The gain change characteristic is obtained by a

ratio of the position signal, which is generated by the position signal generating means 5 in accordance with the frequency of the AC signal sent from the oscillating means 6, to the current flowing to the motor 3, and a maximum value of the waveform where the obtained gain change characteristic is deviated from a prescribed

characteristic, the frequency of the maximum value of

the waveform, and the width of the waveform are detected, and the frequency characteristic to cancel the deviated waveform is calculated to set the constant of the notch filter 2 again; and this processing is executed at prescribed intervals.



## LEGAL STATUS

[Date of request for examination]

27.12.1995

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

2727864

[Date of registration]

12.12.1997

[Number of appeal against examiner's decision]

(51)IntCl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 5 D 3/12	3 0 5 V	9179-3H		
G 0 5 B 13/02	S	9131-3H		
G 0 5 D 3/12	3 0 5 K	9179-3H		
G 1 1 B 21/10		8425-5D		

審査請求 未請求 請求項の数1(全 7 頁)

(21)出願番号 特願平4-113866

(22)出願日 平成4年(1992)5月7日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72)発明者 佐藤 敦司

山形県東根市大字東根元東根字大森5400番

2 株式会社山形富士通内

(74)代理人 弁理士 井桁 貞一

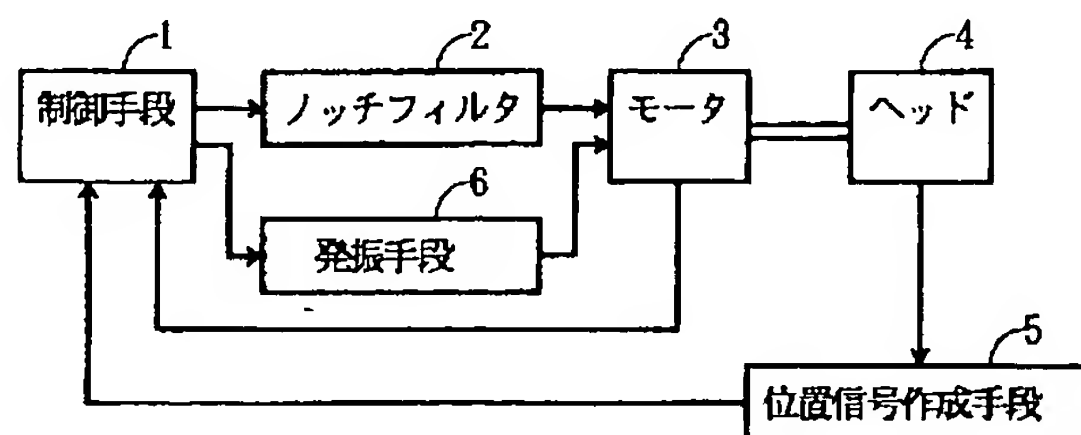
(54)【発明の名称】 ノッチフィルタ定数の設定方法

(57)【要約】

【目的】 ヘッド位置決め制御回路に関し、ノッチフィルタの定数を自動的に設定することを目的とする。

【構成】 ヘッド4の位置信号を作成する位置信号作成手段5と、ヘッド4の位置誤差を検出して、ヘッド4を移動させるモータ3に供給する電流をノッチフィルタ2を介して制御する制御手段1と、制御手段1がモータ3に供給する電流に重畳して、所定の周波数範囲内の交流信号を送出する発振手段6とを備えたヘッド位置決め制御回路であって、発振手段6が送出した交流信号の周波数に対応して、位置信号作成手段5が作成した位置信号と、モータ3に流れた電流との比により得られる利得変化特性を取得した後、取得した利得変化特性が所定の特性からずれた波形の最大値と、波形の最大値の周波数と、波形の幅とを検出し、ずれた波形を打ち消す周波数特性を演算してノッチフィルタ2の定数を設定し直す処理を所定の間隔で実行するように構成する。

本発明の原理を説明するブロック図



## 【特許請求の範囲】

【請求項 1】 ヘッド(4) が読取るサーボ情報に基づき、該ヘッド(4) の位置信号を作成する位置信号作成手段(5) と、該位置信号作成手段(5) が作成した位置信号から該ヘッド(4) の位置誤差を検出して、該ヘッド(4) を移動させるモータ(3) に供給する電流をノッチフィルタ(2) を介して制御する制御手段(1) と、該制御手段(1) が該モータ(3) に供給する電流に重畳して、該モータ(3) に所定の周波数範囲内の交流信号を送出する発振手段(6) とを備えたヘッド位置決め制御回路であって、該発振手段(6) が送出した交流信号の周波数に対応して、前記位置信号作成手段(5) が作成した位置信号と、前記モータ(3) に流れた電流との比により得られる利得変化特性を取得した後、該取得した利得変化特性が所定の特性からずれた波形の最大値と、該波形の最大値の周波数と、該波形の幅とを検出し、このずれた波形を打ち消す周波数特性を演算して前記ノッチフィルタ(2) の定数を設定し直す処理を所定の間隔で実行することを特徴とするノッチフィルタ定数の設定方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明はヘッドが読取るサーボ情報から作成された位置誤差信号に基づきヘッドの位置決め制御を行うヘッド位置決め制御回路に係り、特にヘッドの移動機構の共振を抑圧するために、ヘッド位置決め制御回路内に設けられるノッチフィルタの定数を自動的に設定するノッチフィルタ定数の設定方法に関する。

【0002】 磁気ディスク装置のヘッド位置決め制御回路は、ヘッドの安定したオントラック制御を行うことが必要であるが、ディスクエンクロージャのヘッドを保持するアクチュエータ等の構成部品には、ヘッドを移動させるボイスコイルモータに供給する電流の周波数に共振するものがある。

【0003】 このような共振は、ヘッドの安定したオントラック制御を困難にするため、ノッチフィルタによってボイスコイルモータに供給する電流の共振周波数を抑圧している。

【0004】 ところで、ディスクエンクロージャの構成部品の共振周波数は環境変化によって、その周波数や利得が変動するため、オントラック制御が不安定となるが、常に適切な抑圧が可能となるようにする必要がある。

## 【0005】

【従来の技術】 図 5 は従来技術の一例を説明する図である。従来の磁気ディスク装置のヘッド位置決め制御回路においては、ディスクエンクロージャの構成部品の共振周波数及びその利得を打ち消すように設定された固定のノッチフィルタが設けられている。

【0006】 即ち、図 5 において、横軸に周波数をと

10 【発明が解決しようとする課題】 上記の如く、従来はディスクエンクロージャの構成部品の共振周波数が環境変化によって、その周波数 F や利得 + G の変動することが考慮されていないため、磁気ディスク装置を使用中の環境変化によるディスクエンクロージャの構成部品の共振周波数を打ち消すことが出来ないという問題がある。

20 【0009】 本発明はこのような問題点に鑑み、予め定めた時間間隔でディスクエンクロージャの構成部品の共振周波数と利得を測定し、その都度ノッチフィルタの定数を設定し直すことにより、常に適切な抑圧を行い得るようにすることを目的としている。

## 【0010】

30 【課題を解決するための手段】 図 1 は本発明の原理を説明するブロック図である。ヘッド位置決め制御回路は、ヘッド 4 が読取るサーボ情報に基づき、このヘッド 4 の位置信号を作成する位置信号作成手段 5 と、この位置信号作成手段 5 が作成した位置信号からヘッド 4 の位置誤差を検出して、このヘッド 4 を移動させるモータ 3 に供給する電流をノッチフィルタ 2 を介して制御する制御手段 1 と、この制御手段 1 が前記モータ 3 に供給する電流に重畳して、このモータ 3 に所定の周波数範囲内の交流信号を送出する発振手段 6 とを備えている。

40 【0011】 そして、前記制御手段 1 は、前記発振手段 6 が送出した交流信号の周波数に対応して、前記位置信号作成手段 5 が作成した位置信号と、前記モータ 3 に流れた電流との比により得られる利得変化特性を取得した後、この取得した利得変化特性が所定の特性からずれた波形の最大値と、この波形の最大値の周波数と、この波形の幅とを検出し、このずれた波形を打ち消す周波数特性を演算して前記ノッチフィルタ 2 の定数を設定し直す処理を所定の間隔で実行する。

## 【0012】

【作用】 上記の如く構成することにより、ノッチフィルタ 2 の周波数特性を定める定数が所定の間隔で設定し直されるため、ディスクエンクロージャの構成部品の共振周波数や利得が環境変化により変動しても、この変動に追従して常に適切な抑制を行うことが出来る。

【0013】 従って、常に安定したヘッドのオントラック制御を実施することが出来る。

## 【0014】

50 【実施例】 図 2 は本発明の一実施例を示す回路のブロッ

ク図である。サーボ復調回路15は、ヘッド4が読取るサーボ信号に基づき、ヘッド4の位置信号をアナログ値で作成し、A/D変換回路14に送出する。A/D変換回路14は、このアナログ値の位置信号をデジタル値に変換してプロセッサ8に送出する。

【0015】プロセッサ8は、この位置信号によりヘッド4の位置制御を行うため、ノッチフィルタ2を経てD/A変換回路9にモータ3に供給する電流を指示する信号をデジタル値で送出する。従って、D/A変換回路9は、プロセッサ8が送出するデジタル値をアナログ値に変換して加算回路10を経てモータ駆動回路11に送出する。

【0016】従って、モータ駆動回路11はプロセッサ8の送出した信号に従い、モータ3を駆動する電流をモータ3に供給する。従って、モータ3はヘッド4を移動させ、指定されたトラックに位置付けすると、このトラックをヘッド4が追従するように動作する。

【0017】プロセッサ8は電源が投入されてから、予め設定された時間が経過する度に、発振回路12を制御して最低の発振周波数を加算回路10に送出させる。従って、加算回路10はプロセッサ8がヘッド4の位置制御を行う信号に発振回路12が送出する交流信号を重畳し、モータ駆動回路11に送出する。

【0018】従って、モータ駆動回路11は位置制御信号に交流信号が重畳した信号によりモータ3に駆動電流を供給するため、ヘッド4が追従中のトラックから交流信号分ずれるようにモータ3が動作する。

【0019】このため、サーボ復調回路15はA/D変換回路14を経て、このヘッド4のずれ量に対応する位置信号xをプロセッサ8に送出し、モータ3に流れる電流iは、A/D変換回路13によってデジタル値に変換されてプロセッサ8に送出される。

【0020】ここで、プロセッサ8は $G = x / i$ を演算し、発振回路12が送出した周波数に対応して、メモリ7に記憶させる。尚、プロセッサ8はこのデータ収集を複数回実施して平均値を使用する。

【0021】プロセッサ8は続いて、発振回路12の発振周波数を増加させ、上記同様にしてGを算出すると、この時の発振回路12の発振周波数に対応して、算出したGをメモリ7に記憶させる。

【0022】この動作を繰り返し、発振回路12が発振し得る最大周波数まで実行すると、メモリ7からGと周波数を読み出して、Gの周波数特性を調べる。図3は図2の動作を説明する図である。

【0023】図3(A)の③に示す如く、横軸に周波数を、縦軸に利得をとると、一般に電流を指示して位置制御を行う制御系では、周波数が高くなると利得が順次低下し、1オクターブ(対数で1桁変わる単位)の範囲で利得は-40dbとなる特性を持つ。

【0024】プロセッサ8はメモリ7から読み出した利得

Gが描く周波数特性を調べ、図3(A)の③に示す利得の周波数特性からずれている波形を検出する。即ち、例えば、図3(B)の点線④で示す波形は、ディスクエンクロージャの機構部品の共振周波数特性を示す。

【0025】従って、プロセッサ8は、この点線で示す波形④の周波数と利得と波形の幅を検出して、デジタルフィルタとして構成されたノッチフィルタ2の定数を設定する。

【0026】即ち、図3(B)の利得特性③からのずれ量が最大である点の周波数がF0で、ずれ量の最大値がGで、波形④の利得特性③との交点であるF1点及びF2点までの幅、即ち、F0より周波数が低い方の幅がf1で、F0より周波数が高い方の幅がf2であるとする、ノッチフィルタ2の中心周波数をF0とし、f1とf2とを比較して大きい方、本例の場合はf2をとり、F2の周波数を求めて、ダンピング・ファクタ $f_d = (F2 - F0) / F0$ を算出し、ダンピング・デプスはGとする。

【0027】例えば、図3(B)の④に示す波形が、 $G = 25\text{db}$ で、 $F0 = 4\text{KHz}$ で、 $F1 = 2.9\text{KHz}$ で、 $F2 = 5.2\text{KHz}$ であるとする、 $f1 = 4 - 2.9 = 1.1\text{KHz}$ であり、 $f2 = 5.2 - 4 = 1.2\text{KHz}$ となる。

【0028】従って、f2がf1より大きいため、ダンピング・ファクタは $f_d = (F2 - F0) / F0 = (5.2 - 4) / 4 = 0.3$ となる。従って、ノッチフィルタ2の特性は、 $F0 = 4\text{KHz}$ で、 $F1 = 4 - (4 \times 0.3) = 2.8\text{KHz}$ で、 $F2 = 4 + (4 \times 0.3) = 5.2\text{KHz}$ で、ダンピング・デプス $G = 25\text{db}$ となる。

【0029】プロセッサ8はノッチフィルタ2の定数を更新し、上記の特性となるように設定する。図3(B)の④に示す波形は、ピーク値が一つではないなど多岐に渡る場合があるが、一般論としては、ノッチフィルタのF1とF2を算出して、この範囲内にある利得のピークを包括するようなダンピング・デプスGを決定すれば、解決する。

【0030】図4は図2の動作を説明するフローチャートである。プロセッサ8はステップ(1)で発振回路12を発振させ、ステップ(2)でサーボ復調回路15が復調した位置信号とモータ3に流れた電流値をA/D変換回路14及び13を経て夫々読取り、利得を算出して発振周波数に対応してメモリ7に格納する。

【0031】そして、ステップ(3)で発振周波数を増加させ、ステップ(4)で発振周波数は上限に達したか調べ、上限に達していなければ、ステップ(1)の処理に戻り、上限に達していれば、ステップ(5)の処理に移行する。

【0032】プロセッサ8はステップ(5)でメモリ7に格納された周波数と利得を読み出し、-40db/1オクターブの線上から外れた波形の利得Gと、ピーク点の周



波数 $F_0$ 及び幅 $f_1$ ,  $f_2$ を算出する。

【0033】そして、ステップ(6)で求められた利得 $G$ とピーク点の周波数 $F_0$ と幅 $f_1$ 及び $f_2$ からノッチフィルタ2の定数を算出する。そして、ステップ(7)でメモリ7の最後まで計算したか調べ、最後まで計算していなければ、ステップ(5)の処理に戻り、最後まで計算したらステップ(8)でノッチフィルタ2の定数を設定して動作を終了する。

【0034】

【発明の効果】以上説明した如く、本発明は環境変化によってディスクエンクロージャの機構部品の共振周波数が変動しても、所定の時間間隔でその特性を測定し、ノッチフィルタの特性を修正するため、常に共振周波数を打ち消すことが出来る。

【0035】従って、ヘッドのオントラック制御を安定して行うことが出来る。

【図面の簡単な説明】

【図1】 本発明の原理を説明するブロック図

【図2】 本発明の一実施例を示す回路のブロック図

【図3】 図2の動作を説明する図

【図4】 図2の動作を説明するフローチャート

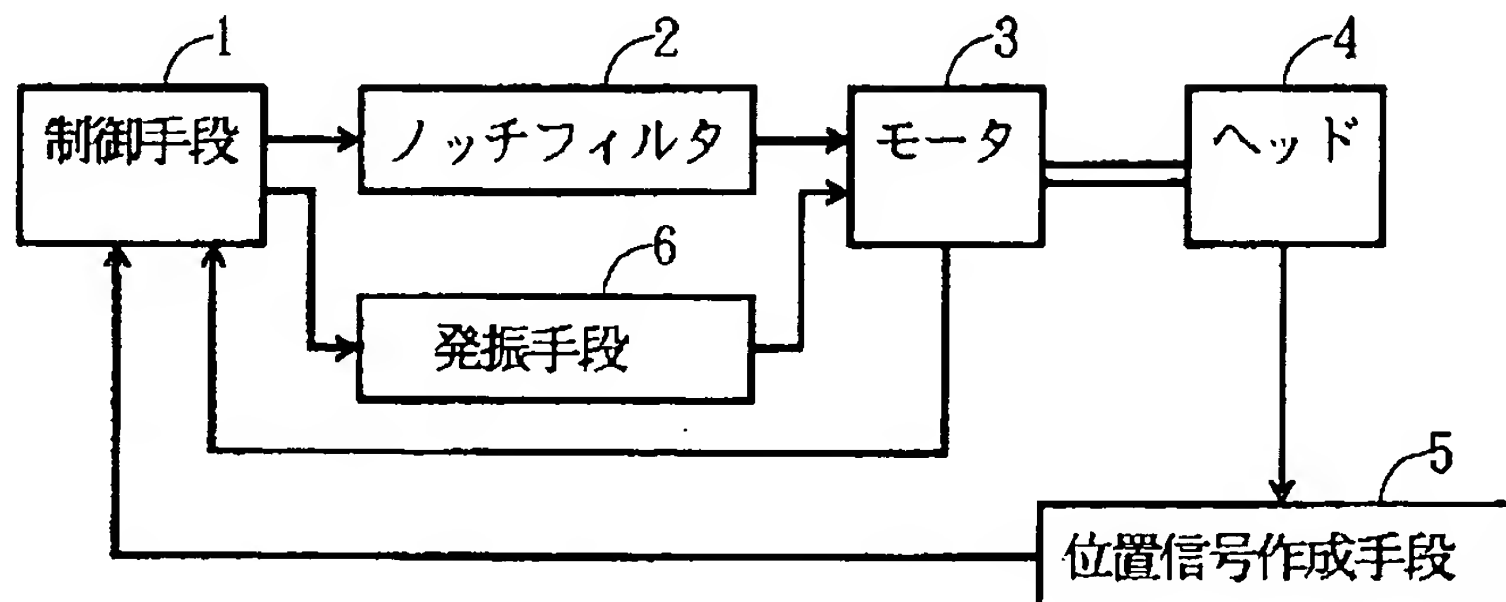
【図5】 従来技術の一例を説明する図

【符号の説明】

- 1 制御手段
- 2 ノッチフィルタ
- 3 モータ
- 4 ヘッド
- 5 位置信号作成手段
- 6 発振手段
- 7 メモリ
- 8 プロセッサ
- 9 D/A変換回路
- 10 加算回路
- 11 モータ駆動回路
- 12 発振回路
- 13、14 A/D変換回路
- 15 サーボ復調回路

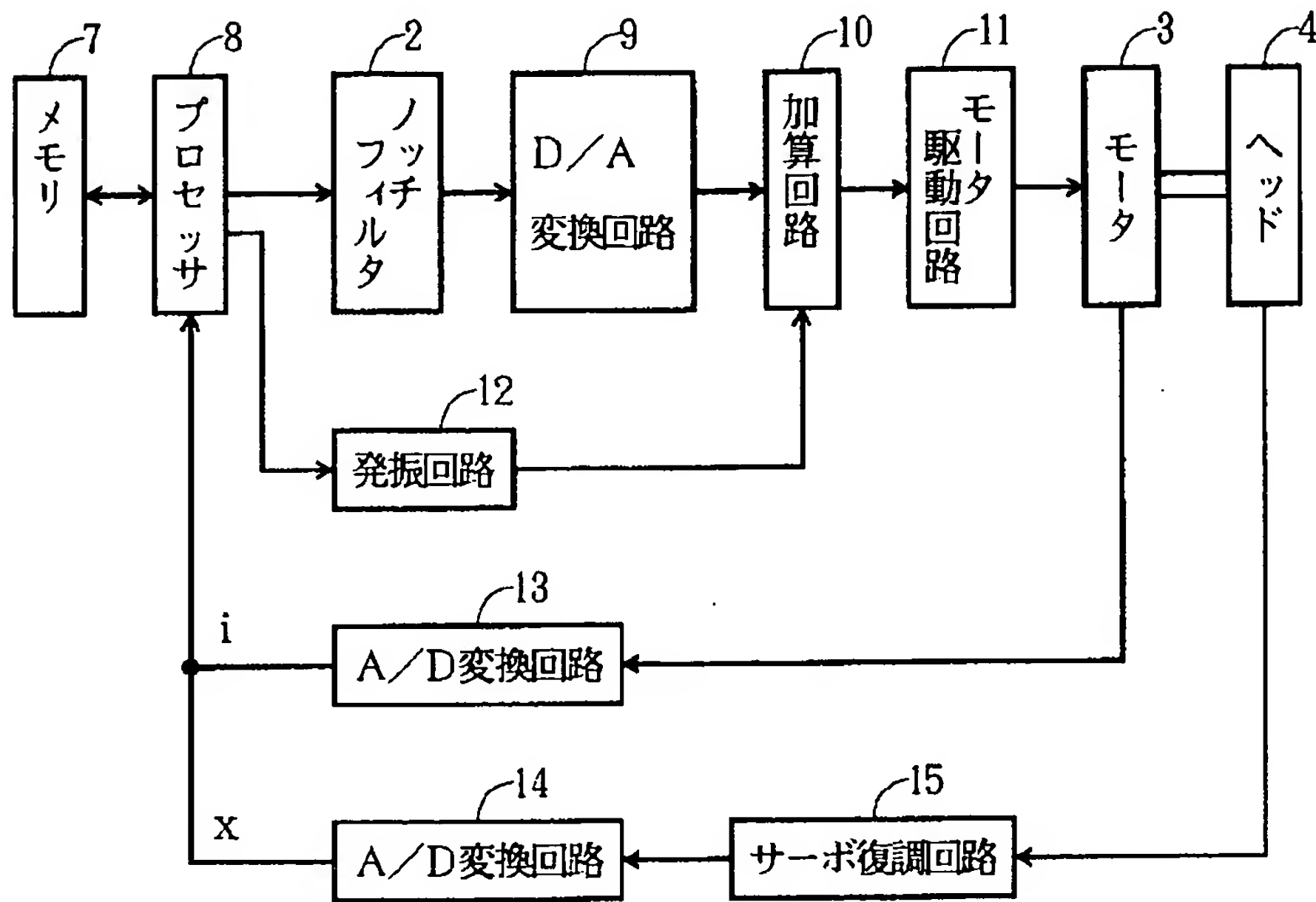
【図1】

本発明の原理を説明するブロック図



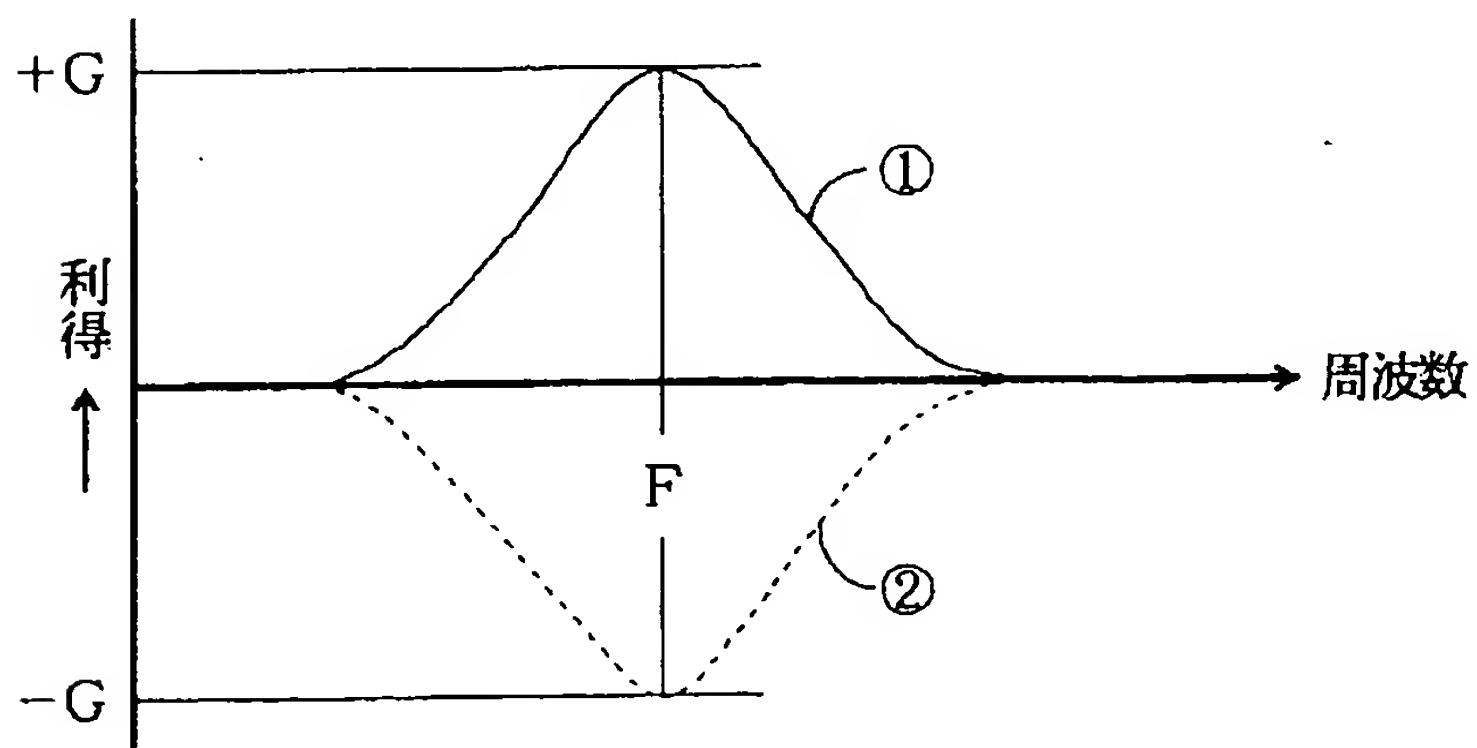
【図2】

本発明の一実施例を示す回路のブロック図



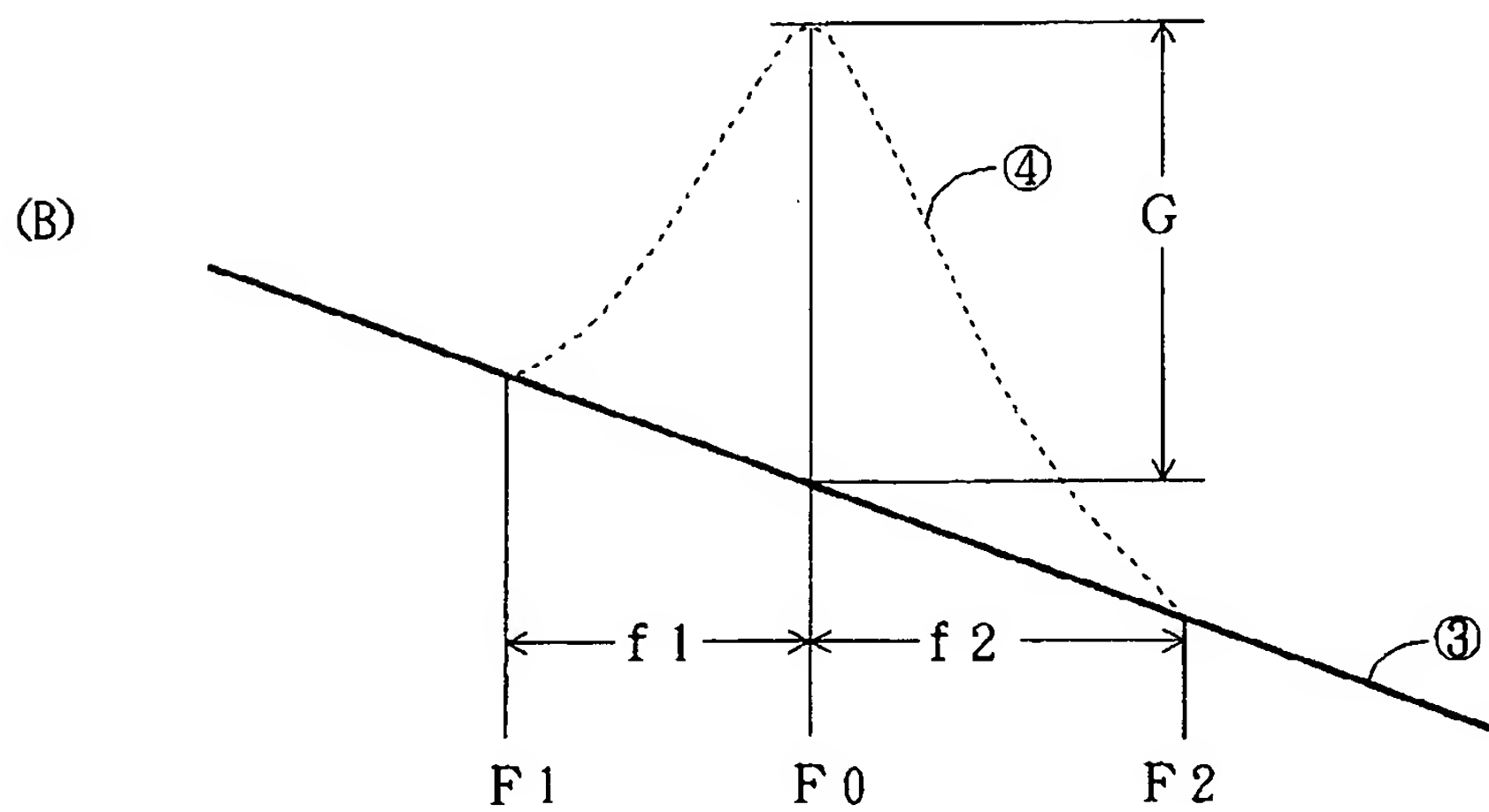
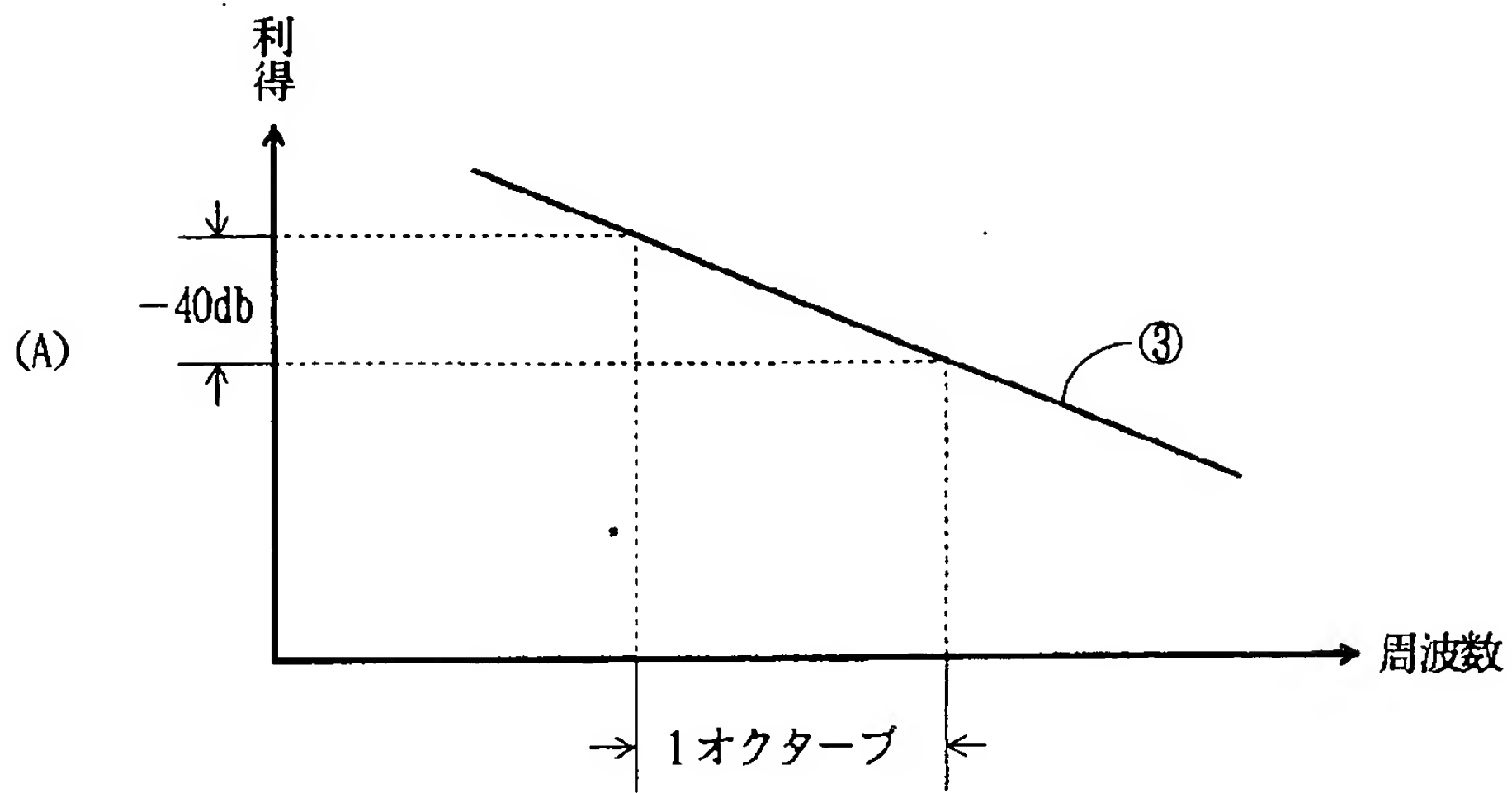
【図5】

従来技術の一例を説明する図



【図3】

図2の動作を説明する図



【図4】

図2の動作を説明するフローチャート

